

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2005 年 9 月 29 日 (29.09.2005)

PCT

(10) 国際公開番号
WO 2005/091385 A1

- (51) 国際特許分類: H01L 33/00 (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (21) 国際出願番号: PCT/JP2005/005003
- (22) 国際出願日: 2005 年 3 月 18 日 (18.03.2005)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ: 特願2004-079873 2004 年 3 月 19 日 (19.03.2004) JP
- (71) 出願人 (米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒5718501 大阪府門真市大字門真 1 0 0 6 番地 Osaka (JP).
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 木下 嘉将 (KINOSHITA, Yoshitaka). 亀井 英徳 (KAMEI, Hidenori).
- 添付公開書類:
— 国際調査報告書
- (74) 代理人: 前田 弘, 外 (MAEDA, Hiroshi et al.); 〒5410053 大阪府大阪市中央区本町 2 丁目 5 番 7 号 大阪丸紅ビル Osaka (JP).
- 2 文字コード及び他の略語については、定期発行される各 PCT ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(54) Title: SEMICONDUCTOR LIGHT-EMITTING DEVICE AND ILLUMINATING DEVICE

(54) 発明の名称: 半導体発光素子及び照明装置

(57) Abstract: A plurality of semiconductor layers including a light-emitting layer (14) are formed on the main surface of a substrate (10) which is composed of a group III-V nitride semiconductor. A first n-type semiconductor layer (12) containing indium is formed between the light-emitting layer (14) and the substrate (10), thereby reducing the affect of damage in the substrate surface. By having such a structure, there is realized a semiconductor light-emitting device having uniform characteristics.

(57) 要約: III-V 族窒化物半導体からなる基板 (10) の主面の上に、発光層 (14) を含む複数の半導体層が形成されている。発光層 (14) と基板 (10) との間には、インジウムを含む第 1 の n 型半導体層 (12) が形成されており、基板表面のダメージの影響を緩和することができ、特性がそろった半導体発光素子を実現することが可能となる。



WO 2005/091385 A1

明 細 書

半導体発光素子及び照明装置

技術分野

[0001] 本発明は半導体発光素子及び照明装置に関し、特にIII-V族窒化物系化合物半導体からなる発光素子及び照明装置に関する。

背景技術

[0002] 近年、窒化ガリウム(GaN)に代表されるIII-V族窒化物系化合物半導体を用いた発光素子は、短波長領域の発光光が得られるため、次世代の照明用光源として期待されており、活発な研究開発が行われている(例えば、特許文献1を参照。)。

[0003] このような発光素子において、動作電圧を低減させると共に発光出力を向上させるために、サファイア基板のような絶縁性の基板に代わってGaN等のIII-V族窒化物系化合物半導体からなる導電性の基板が用いられるようになってきている。導電性の基板を用いた場合、基板に電流を流すことができるので、電流通路の抵抗値を下げ、消費電力や動作電圧を低減させることができると共に、静電耐圧を高めることができる。

[0004] 図16は従来の発光素子の断面構成を示している。図16に示すようにn型のGaNからなる基板101の上に、GaNからなるn型半導体層102と、窒化インジウムガリウム(InGaIn)からなる発光層105と、窒化アルミニウムガリウム(AlGaIn)からなるp型半導体層106とが順次積層されている。p型半導体層106の上にはp側電極107が形成されている。また、p型半導体層106、発光層105及びn型半導体層102の一部をエッチングすることによりn型半導体層102の一部を露出させ、露出したn型半導体層102の上にはn側電極108が形成されている(例えば、特許文献2を参照。)。

特許文献1:特開2001-60719号公報

特許文献2:特開2001-345476号公報

発明の開示

発明が解決しようとする課題

[0005] しかしながら、基板にGaN等の半導体基板を用いる場合には、半導体基板の表面

を平坦にするために研磨等を行う必要がある。半導体基板の表面を研磨することにより、半導体基板の表面は物理的なダメージを受けるため、半導体基板の表面の結晶構造が乱れたり、不均一な歪みが生じたりする。このため、半導体基板の上に形成した半導体層においても結晶構造の乱れが生じたり、不均一な歪みが生じたりするので、発光素子の特性がばらついてしまうという問題がある。

[0006] また、GaNからなる半導体基板の表面は、GaN結晶における面方位の(0001)面に対して傾斜しているが、この傾斜角(オフ角)は基板内においてばらついている。このため、基板の上に形成された半導体層の特性は、基板のどの部分に形成したかによって異なってくる。また、オフ角のばらつきの程度は基板毎に異なっているため、基板毎に半導体層の特性が異なってしまう。その結果、個々の発光素子の発光出力及び動作電圧等の特性が大きくばらつき、不良率も高くなるという問題も生じる。

[0007] 本発明は、前記従来課題を解決し、基板が受けたダメージ及び基板表面におけるオフ角のばらつきの影響を緩和し、半導体基板の上に形成され且つ特性がそろったIII-V族窒化物系化合物半導体からなる発光素子を実現できるようにすることを目的とする。

課題を解決するための手段

[0008] 前記の目的を達成するため、本発明は半導体発光素子を、基板と発光層との間にInを含むn型半導体層を設ける構成とする。

[0009] 具体的に本発明の半導体発光素子は、III-V族窒化物半導体からなる基板と、基板の主面の上に形成されたインジウムを含む第1のn型半導体層と、第1のn型半導体層の上に形成された発光層とを備えている。

[0010] 本発明の半導体発光素子によれば、インジウムを含む第1のn型半導体層を備えているため、インジウムを含む比較的軟らかい第1のn型半導体層により、基板表面のダメージ及びオフ角に由来する不均一な歪み及び異常成長を緩和することができるので、基板の上に形成された発光層を含む半導体層に不均一な歪みが生じることを抑えることができる。従って、基板内及び基板間における半導体層の特性をそろえることが可能となり、その結果、均一な動作特性を有する半導体発光素子を実現することができる。

- [0011] 本発明の半導体発光素子において、基板は、窒化ガリウムからなることが好ましい。結晶性に優れる窒化ガリウムからなる基板を用いることにより、半導体発光素子の特性を向上させることができる。
- [0012] 本発明の半導体発光素子において、基板は、主面が研磨された基板であることが好ましく、主面がエッチングされた基板であってもよい。また、基板は、主面が平坦化された基板であることが好ましい。
- [0013] 本発明の半導体発光素子において、発光層は、量子井戸層と障壁層とを交互に積層してなる多重量子井戸構造を有し、量子井戸層の厚さは、1nm以上且つ2.5nm以下であることが好ましい。このような構成とすることにより、基板表面のオフ角のばらつきが発光層に与える影響を低減することができ、半導体発光素子間の特性を確実にそろえることが可能となる。
- [0014] 本発明の半導体発光素子において、第1のn型半導体層は、一般式が $\text{In}_a\text{Al}_b\text{Ga}_{1-a-b}\text{N}$ ($0 < a < 1$, $0 \leq b < 1$, $a + b \leq 1$) で表される化合物からなることが好ましい。このような構成とすることにより、基板表面のダメージ及びオフ角のばらつきの影響を第1のn型半導体層において確実に緩和することが可能となる。この場合において、第1のn型半導体層におけるアルミニウムの組成比は3%以下であることが好ましい。
- [0015] 本発明の半導体発光素子において、第1のn型半導体層は、厚さが10nm以上且つ1 μm 以下であることが好ましい。このような構成とすることにより、基板表面のダメージ及びオフ角のばらつきの影響を第1のn型半導体層において確実に緩和することが可能となる。
- [0016] 本発明の半導体発光素子は、基板と第1のn型半導体層との間に形成された第2のn型半導体層をさらに備えていることが好ましい。このような構成とすることにより、第1のn型半導体層と基板との格子定数の整合をとることが容易となる。この場合において、第2のn型半導体層は、一般式が $\text{In}_c\text{Al}_d\text{Ga}_{1-c-d}\text{N}$ ($0 \leq c < 1$, $0 \leq d < 1$, $c + d < 1$) で表される化合物からなることが好ましい。
- [0017] 本発明の半導体発光素子において、第2のn型半導体層はn型コンタクト層であることが好ましい。このような構成とすることによりn側電極とのコンタクト抵抗を低減し、半導体発光素子の動作電圧を低くすることが可能となる。

[0018] 本発明の半導体発光素子は、第1のn型半導体層と発光層との間に形成された第3のn型半導体層をさらに備えていることが好ましい。この場合において、第3のn型半導体層はn型コンタクト層であることが好ましい。このような構成とすることにより、第2のn型半導体層及び第3のn型半導体層の厚さを薄くすることが可能となる。

[0019] 本発明の半導体発光素子は、第1のn型半導体層と発光層との間に形成された第4のn型半導体層をさらに備えていることが好ましい。このような構成とすることにより、発光層に均一に電流を注入することが容易となる。この場合において、第4のn型半導体層は、一般式が $\text{Al}_e\text{Ga}_{1-e}\text{N}$ ($0 \leq e < 1$) で表される化合物からなることが好ましい。

[0020] 本発明の半導体発光素子において、第4のn型半導体層はクラッド層であることが好ましい。この場合において、クラッド層は、厚さが5nm以上且つ200nm以下であることが好ましい。

[0021] 本発明の半導体発光素子は、基板と発光層との間に形成され、一部が露出したn型コンタクト層と、n型コンタクト層の露出した部分に形成されたn側電極と、第1のn型半導体層と発光層との間に形成されたn型クラッド層と、発光層の上に形成されたp型半導体層と、p型半導体層の上に形成されたp側電極とをさらに備え、素子形成面を実装用のサブ基板と対向させて実装されていることが好ましい。このような構成とすることにより、半導体発光素子のチップ面積を低減することができる。

[0022] 本発明の照明装置は、本発明の半導体発光素子を複数備えている。このような構成とすることにより、色むらがなく、動作が安定した照明装置を実現することができる。

発明の効果

[0023] 本発明の半導体発光素子によれば、基板が受けたダメージ及び基板表面における傾斜角のばらつきの影響を緩和し、半導体基板の上に形成され且つ特性がそろったIII-V族窒化物系化合物半導体からなる発光素子を実現できる。

図面の簡単な説明

[0024] [図1]図1は本発明の第1の実施形態に係る発光素子の一例を示す断面図である。

[図2]図2(a)及び(b)は本発明の第2の実施形態に係る発光素子に用いる基板の構造を示し、(a)は平面図であり、(b)は(a)のIIb-IIb線における断面図である。

[図3]図3は本発明の第1の実施形態に係る発光素子に用いる半導体層を形成した基板におけるフォトルミネッセンス強度の分布を、従来例の基板と比較して示すグラフである。

[図4]図4は本発明の第1の実施形態の第1変形例に係る発光素子を示す断面図である。

[図5]図5は本発明の第1の実施形態の第2変形例に係る発光素子を示す断面図である。

[図6]図6は本発明の第2の実施形態に係る発光素子を示す断面図である。

[図7]図7(a)及び(b)は本発明の第2の実施形態に係る発光素子の発光出力の分布と、従来例に係る発光素子の発光出力の分布とを比較して示すグラフである。

[図8]図8は本発明の第2の実施形態に係る発光素子の量子井戸層の厚さと発光出力との相関を示すグラフである。

[図9]図9は本発明の第2の実施形態に係る発光素子の基板上における形成位置と動作電圧との相関を示すグラフである。

[図10]図10(a)及び(b)は本発明の第2の実施形態に係る発光素子の動作電圧の分布と、従来例に係る発光素子の動作電圧の分布とを比較して示すグラフである。

[図11]図11は本発明の第2の実施形態の一変形例に係る発光素子を示す断面図である。

[図12]図12は本発明の第3の実施形態に係る発光素子を示す断面図である。

[図13]図13は本発明の第4の実施形態に係る照明装置に用いる発光ユニットを示す断面図である。

[図14]図14は本発明の第4の実施形態に係る照明装置を示す斜視図である。

[図15]図15は本発明の第4の実施形態に係る照明装置を示す斜視図である。

[図16]図16は従来例に係る発光素子を示す断面図である。

符号の説明

- [0025] 10 基板
10a (0001)面
11 n型コンタクト層

- 12 Inを含むn型半導体層
- 13 n型クラッド層
- 14 発光層
- 14a 量子井戸層
- 14b 障壁層
- 15 p型半導体層
- 16 p側電極
- 17 n側電極
- 18 透光性電極
- 21 n型クラッド層
- 31 n型スペーサ層
- 41 n型中間層
- 51 サブ基板
- 52 p側基板電極
- 53 n側基板電極
- 54 バンプ
- 55 バンプ
- 60 発光ユニット
- 61 発光素子
- 62 リードフレーム
- 63 ワイヤ
- 64 リードフレーム
- 65 樹脂モールド材
- 70 照明装置
- 71 給電端子
- 80 本体部
- 81 スロット

発明を実施するための最良の形態

[0026] (第1の実施形態)

本発明の第1の実施形態に係るIII-V族窒化物系化合物半導体からなる発光素子及びその製造方法について図面を参照して説明する。図1は本発明の第1の実施形態に係る発光素子の断面構成を示している。

[0027] 図1に示すように窒化ガリウム(GaN)からなる基板10の上に、n型コンタクト層11が形成されている。n型コンタクト層11の上面の一部を露出させるように、n型コンタクト層11の上には、Inを含むn型半導体層12、n型クラッド層13、発光層14及びp型半導体層15が順次積層されている。

[0028] n型コンタクト層11の露出した部分には、n側電極17が形成されており、p型半導体層15の上にはp側電極16が形成されている。なお、n側電極17が形成されている領域において、n型コンタクト層11の厚さは他の領域よりも薄くなっている。

[0029] 以下に、本実施形態の発光素子において、発光特性の均一性が向上する原理について説明する。

[0030] 基板10は、表面を平坦にするために研磨されているため、基板10の表面は物理的なダメージを受け、基板10の表面において結晶の転位等が生じている。また、GaNからなる基板10の表面は、GaN結晶における面方位の(0001)面に対して傾斜しているが、この傾斜角(オフ角)は基板内においてばらついている。このような基板10の上に半導体層を形成した場合には、形成された半導体層に不均一な歪みが生じるため、面内の発光特性にばらつきを生じる。

[0031] 図2(a)及び(b)はGaNからなる基板10の構造の一例であり、(a)は平面構造を示し、(b)は(a)のVIIIa-VIIIa線における断面構造を示している。図2に示すように基板10の素子形成面である上面は、GaN結晶における面方位の(0001)面10aに対して傾斜しており、傾斜角(オフ角)は最大で1度程度である。傾斜の方向は、結晶の $\langle 11-20 \rangle$ 方向、 $\langle 10-10 \rangle$ 方向又は $\langle 11-20 \rangle$ と $\langle 10-10 \rangle$ との間の方向等である。なお、面方位の(0001)面とは六方晶系におけるC面のことである。

[0032] また、基板10の上面のオフ角は、中心から周縁部に向かうほど大きくなっている。これは、GaNをサファイア等の異種基板の上にエピタキシャル成長させる際に、(0001)面が下に凸に反り、反りの生じた表面を研磨により平坦化するためである。

- [0033] しかし、本実施形態の発光素子においては、発光層14と基板10との間にインジウム(In)を含むn型半導体層12が形成されている。Inを含むn型半導体層12はInを含んでいるため、n型コンタクト層11及びn型クラッド層13よりも軟らかくなる。従って、基板10の表面におけるダメージ及びオフ角のばらつきによって発光層14を含む半導体層に不均一な歪みが生じることや、異常成長が生じることを緩和できる。その結果、発光層14からの発光光の出力を均一化することが可能となる。
- [0034] Inを含むn型半導体層12には、一般式が $\text{In}_a\text{Al}_b\text{Ga}_{1-a-b}\text{N}$ ($0 < a < 1$, $0 \leq b < 1$, $a + b \leq 1$) で表されるInを含むIII-V族窒化物系化合物半導体を用いることができ、製造の容易さからするとAlを含まないInGaNが好ましい。Inの組成比aは特に限定しないが、発光光がInを含むn型半導体層12に吸収されることを防止するために、発光波長に相当するエネルギーと比べてバンドギャップが大きくなるようにすることが好ましい。
- [0035] また、基板10のダメージによって生じる歪みを吸収する効果を考えると、Inの組成比aは1%以上であることが好ましい。さらに、Inの組成比aが10%以下であればInを含むn型半導体層12の厚さを薄くすることが可能となり、Inを含むn型半導体層12に結晶欠陥が生じることを抑える効果が得られるからである。特に、Inの組成比aが化合物全体の2%以上且つ7%以下の場合には、歪みの吸収及び結晶性の向上といった効果が顕著となりさらに好ましい。
- [0036] また、窒化アルミニウムインジウムガリウム(InAlGaN)を用いた場合には、アルミニウム(Al)を含むため、InGaNを用いた場合と比べてInを含むn型半導体層12の格子定数が小さくなるので、基板10が上に凸に反ることを防止し、基板10の平坦性を向上させることができる。また、発光層14からの発光光が紫外領域の光である場合には、Inを含むn型半導体層12としてInGaNと比べてバンドギャップが大きく、光の吸収が少ないInAlGaNを用いることが好ましい。この場合、Alの組成比bは、3%以下とすることが好ましい。Alの組成比bが3%以上の場合には、Inを含むn型半導体層12及びInを含むn型半導体層12の上に形成する半導体層の結晶性が悪くなる。
- [0037] Inを含むn型半導体層12の厚さは、10nm以上且つ1000nm以下であることが好ましい。Inを含むn型半導体層12の厚さが10nm以上であれば、基板10のオフ角の

影響及び基板10の表面のダメージに由来する不均一な歪みや異常成長を緩和する効果が得られる。また、Inを含むn型半導体層12の厚さが1000nm以下であれば、Inを含むn型半導体層12の結晶性の劣化を防止することができると共に、製造時間の短縮を図ることもできる。特に、Inを含むn型半導体層12の厚さが20nm以上且つ100nm以下の場合に、このような効果をより発揮するため、さらに好ましい。

[0038] Inを含むn型半導体層12は、ノンドープでもかまわないが、シリコン(Si)又はゲルマニウム(Ge)等のn型不純物をドーピングすることにより面内における電流の広がり向上させることができる。この場合には、電子濃度を $1 \times 10^{17} \text{cm}^{-3}$ 以上且つ $1 \times 10^{20} \text{cm}^{-3}$ 未満とすることが好ましい。

[0039] 基板10には、一般式が $\text{In}_c \text{Al}_d \text{Ga}_{1-c-d} \text{N}$ (但し、 $0 \leq c \leq 1$ 、 $0 \leq d \leq 1$ 、 $c + d \leq 1$)で表されるIII-V族窒化物系化合物半導体を使用することができる。cが0でありInが含まれていないAlGa_dNは、結晶性が良好であり好ましい。中でもdが0でありAlを含まないGa₁Nは、製造が比較的容易で且つ最も良好な結晶性が得られるためさらに好ましい。基板10は、ドーピングされてなくてもよいが、Si又はGe等のn型不純物がドーピングされていた方が素子抵抗を小さくすることができる。ドーピング際には、電子濃度を $1 \times 10^{17} \text{cm}^{-3}$ 以上且つ $1 \times 10^{20} \text{cm}^{-3}$ 以下の範囲とすることが好ましい。電子濃度が $1 \times 10^{17} \text{cm}^{-3}$ よりも低くなると抵抗率が高くなり、基板10に注入された電子が基板10において広がりにくくなり、 $1 \times 10^{20} \text{cm}^{-3}$ よりも高くなると、n型不純物を高濃度にドーピングしたことに起因して基板10の結晶性が悪くなるからである。

[0040] n型コンタクト層11には、基板10とほぼ同じ格子定数を持つn型のIII-V族窒化物系化合物半導体を用いることができる。これにより、III-V族窒化物系化合物半導体からなる基板10が持っている微視的な凸凹を埋め込むことができる。また、基板10から発光層14までの距離を大きくすることができるため、基板10の表面が不純物等によって汚染されている場合に界面の影響を受けにくくなるという効果も得られる。さらに、基板10とほぼ同じ格子定数を持つIII-V族窒化物系化合物半導体を基板10の上に成長させることにより、新たな歪みを生じさせずにn型コンタクト層11を形成できるので、n型コンタクト層11の上に成長させるInを含むn型半導体層12を安定に形成できる。また、基板10から発光層14までの距離を大きくするためにInを含むn型半

導体層12を厚くすると、Inを含むn型半導体層12にクラックが発生しやすくなるが、基板10とほぼ同じ格子定数を持つn型コンタクト層11は、厚く成長させた場合においてもクラックが発生しにくい。

[0041] n型コンタクト層11には一般式が $\text{In}_e\text{Al}_f\text{Ga}_{1-e-f}\text{N}$ ($0 \leq e < 1$, $0 \leq f < 1$, $e + f < 1$)で表される化合物を用いることができる。Inを含むInGa_N又はInAlGa_NであってもInの組成比eが低い場合には、基板10と格子定数が近くなるのでn型コンタクト層11として用いることができる。また、単層膜だけでなく積層膜であってもよい。

[0042] n型コンタクト層11は、Si又はGe等のn型不純物がドーピングされていることが好ましく、その電子濃度は $1 \times 10^{17} \text{cm}^{-3}$ 以上且つ $1 \times 10^{20} \text{cm}^{-3}$ 未満であることが好ましい。電子濃度が $1 \times 10^{17} \text{cm}^{-3}$ よりも低くなると、n側電極17とのオーミック接触抵抗が高くなり、発光素子の動作電圧が高くなるからであり、電子濃度が $1 \times 10^{20} \text{cm}^{-3}$ 以上となると、n型不純物を高濃度にドーピングしたことに起因してn型コンタクト層11の結晶性が悪くなるからである。また、n型コンタクト層11が積層膜である場合には、少なくともn側電極17と接している膜がドーピングされていればよい。

[0043] n型コンタクト層11の厚さは、100nm以上とすることが望ましい。100nmよりも薄い場合には、n型コンタクト層11にn側電極17を形成するための露出面を形成する際に、非常に高いエッチング精度が必要となり、露出面の形成が困難になるためである。また、n型コンタクト層11の厚さの上限は特にないが、n型コンタクト層11の形成時間を短縮し生産効率を向上させるためには、 $5 \mu\text{m}$ 以下とすることが好ましい。

[0044] n型クラッド層13には、一般式が $\text{Al}_g\text{Ga}_{1-g}\text{N}$ ($0 \leq g < 1$)で表される化合物を用いることができる。n型クラッド層13をInを含むn型半導体層12と比べてバンドギャップが大きいIII-V族窒化物系化合物半導体とすることにより、発光層14からの正孔のオーバーフローを効果的に抑制することができる。また、n型クラッド層13にはn型不純物がドーピングされていることが好ましいが、n型不純物がドーピングされていなくてもよい。n型不純物をドーピングする場合にはクラッド層13のキャリア濃度が、n型コンタクト層11及びInを含むn型半導体層12と比べて小さい方がよい。このような構成にすることにより、n型クラッド層13の抵抗がn型コンタクト層11と比べて高くなるため、n型コンタクト層11からn型クラッド層13を経て発光層14へ向かう電子の流れがn型クラッド層13にお

いて阻害されるので、n型クラッド層13の面内に電子が均一に広がる。従って、発光層14への均一な電子の注入が実現でき、発光層14における発光分布を均一にすることが可能となる。その結果、主発光面である基板10の裏面において均一な面発光を得ることができる。

[0045] n型クラッド層13の厚さは、5nm以上且つ200nm以下とすることが好ましい。n型クラッド層13の厚さが5nmよりも薄い場合には正孔のオーバーフローを抑制する効果が小さくなり、200nmよりも厚い場合には発光素子の直列抵抗が高くなって動作電圧が高くなるからである。

[0046] 発光層14には、n型コンタクト層11及びp型半導体層15と比べてバンドギャップが小さいIII-V族窒化物系化合物半導体を用いることができる。特に、Alを含まないInGa_NやGa_Nを用いると、紫外から緑色の波長域における発光強度を高くすることができる。発光層14がInを含む場合は、膜厚を10nmよりも薄くして単一量子井戸層とすると、発光層14の結晶性を高めることができ、発光効率をより一層高めることができる。

[0047] また、発光層14は、InGa_N又はGa_Nからなる量子井戸層と、量子井戸層と比べてバンドギャップが大きいInGa_N、Ga_N又はAlGa_N等からなる障壁層とを交互に積層させた多重量子井戸構造としてもよい。また、短波長の発光光を得たい場合には量子井戸層にInAlGa_Nを用いてもよい。

[0048] p型半導体層15には、発光層14と比べてバンドギャップが大きいp型のIII-V族窒化物系化合物半導体を用いることができる。これにより、p型半導体層15にp型クラッド層としての機能を付与できる。p型半導体層15には、 $\text{In}_h\text{Al}_i\text{Ga}_{1-h-i}\text{N}$ ($0 \leq h < 1$, $0 \leq i < 1$, $h+i < 1$) で表される化合物の単層膜又は積層膜を用いることができる。特に、少なくとも発光層14と接する層にAlを含み且つInを含まないAlGa_Nを用いることにより、発光層14への電子の閉じ込めを効率的に行うことができ、発光効率を高くすることができる。

[0049] p型半導体層15にドーピングするp型不純物にはマグネシウム(Mg)、亜鉛(Zn)、カドミウム(Cd)又は炭素(C)等を用いることができるが、取り扱いが容易なMgを用いることが好ましい。p型不純物の濃度は $1 \times 10^{19} \text{cm}^{-3}$ 以上且つ $5 \times 10^{20} \text{cm}^{-3}$ 以下とするこ

とが好ましい。p型不純物濃度が $1 \times 10^{19} \text{cm}^{-3}$ よりも低くなると、p側電極16とのオーミック接触抵抗が高くなり、発光素子の動作電圧が高くなる。p型不純物濃度が $5 \times 10^{20} \text{cm}^{-3}$ よりも高くなると、p型不純物を高濃度にドーピングしたことに起因してp型半導体層15の結晶性が悪くなると共に、発光層14へのp型不純物の拡散が顕著となり、発光効率が低下するからである。

[0050] p型半導体層15の厚さは、50nm以上且つ500nm以下とすることが好ましい。50nmよりも薄いとp側電極16の構成金属がエレクトロマイグレーション等により発光層14に侵入し、発光素子の寿命が低下し、500nmよりも厚くなると電流(正孔)がp型半導体層15を通過する際の電圧降下が増大し、発光素子の動作電圧が高くなるからである。

[0051] p型半導体層15を積層膜とする場合にはp側電極16と接する膜を、バンドギャップが比較的小さいGaNやInGaNとすることができる。これにより、p側電極16とp型半導体層15との接触抵抗を小さくでき、動作電圧の低減を効果的に行うことができる。

[0052] p型半導体層15に比較的高い濃度のp型不純物をドーピングする際には、p型不純物の発光層14への過剰な拡散を抑制するために、発光層14とp型半導体層15との間に、中間層を導入することが好ましい。この中間層には、InAlGaN等のIII-V族窒化物系化合物半導体を用いることができるが、GaNやAlGaNを用いた場合には、発光層14との界面の結晶性を良好に保つことができる。中間層は、発光層14の方向に拡散するp型不純物の吸収層としての役目を果たすために、アンドープであることが好ましい。中間層の厚さは、1nm以上で50nm以下の範囲であることが好ましい。1nmよりも薄いとp型不純物の発光層14への拡散を抑制する効果が小さくなり、50nmよりも厚くなると発光層14への正孔の注入効率が低下し、発光効率が低下するからである。

[0053] p側電極16には、金(Au)、ニッケル(Ni)、白金(Pt)、パラジウム(Pd)若しくはマグネシウム(Mg)等の単体金属膜又はこれらの合金膜若しくは積層膜を用いることができる。特に、発光波長に対する反射率が高い銀(Ag)、白金(Pt)、マグネシウム(Mg)、アルミニウム(Al)、亜鉛(Zn)、ロジウム(Rh)、ルテニウム(Ru)又はパラジウム(Pd)等の金属を用いると、発光層14からp側電極16の側へ向かう光を反射させて、

基板10の裏面側から取り出すことができるので、発光強度を向上させることが可能となる。

[0054] n側電極17は、Inを含むn型半導体層12、n型クラッド層13、発光層14及びp型半導体層15の一部を除去することにより露出したn型コンタクト層11の露出部分に形成されている。n側電極17をこのように配置することにより、基板10の裏面を主発光面とすることができ、主発光面において均一な面発光が得られる。

[0055] n側電極17には、アルミニウム(Al)又はチタン(Ti)等の単体金属膜を用いることができる。また、アルミニウム(Al)、チタン(Ti)、金(Au)、ニッケル(Ni)、バナジウム(V)若しくはクロム(Cr)等を含む合金膜又は積層膜を用いてもよい。

[0056] また、発光層14とp型半導体層15との間にp型クラッド層が形成されていてもよい。p型クラッド層は、発光層14のバンドギャップよりも大きいバンドギャップを有するIII-V族窒化物系化合物半導体により形成され、特にMg等のp型不純物がドーピングされた一般式が $\text{Al}_j\text{Ga}_{1-j}\text{N}$ ($0 \leq j < 1$) で表される化合物からなることが好ましい。通常、良好な結晶性を有するp型クラッド層を形成するために、発光層14の成長に適した温度よりも高い成長温度でp型クラッド層を形成することが多い。このため、発光層14を成長させた後、p型クラッド層の成長温度にまでチャンバー温度を昇温する間に、発光層14を構成するインジウム及び窒素等の構成元素が解離等して、発光層14の結晶性が劣化することがある。そこで、発光層14を形成した後、昇温しながら連続してp型クラッド層の一部を成長させ、チャンバー温度がp型クラッド層の成長に適した温度にまで上昇した後、引き続いて残りのp型クラッド層を成長させることにより、発光層14の結晶性の劣化を効果的に防止することが可能となる。このとき、昇温しながら成長させるp型クラッド層の一部は、一般式が $\text{Al}_k\text{Ga}_{1-k}\text{N}$ ($0 \leq k < 1, k \leq j$) で表される組成とすることが好ましい。発光層14に接して形成されp型クラッド層としての機能を十分発揮すると同時に、発光層14の構成元素の解離等による結晶性の劣化を防止する効果を高めることができるからである。

[0057] 以下に、第1実施形態に係る発光素子の特性について図面を参照して説明する。図3は基板10の上に形成した発光層14を含むIII-V族窒化物系化合物半導体からなる積層膜のフォトルミネッセンス強度の分布を示している。フォトルミネッセンス強度

は、波長325nmのHe-Cdレーザ光を励起光源として用いたフォトルミネッセンスマッピング装置により1mmピッチで測定した。なお、測定に用いた基板の直径は50mmである。

[0058] 図3に示すようにInを含むn型半導体層12を設けていない従来のIII-V族窒化物系化合物半導体からなる積層膜においては、フォトルミネッセンス強度の標準偏差が32.9%と非常に大きくばらついているのに対し、Inを含むn型半導体層12を設けた本発明のIII-V族窒化物系化合物半導体からなる積層膜においては標準偏差が4.1となり、基板の上に発光層14が均一に形成されていることが明らかである。

[0059] また、本実施形態の発光素子を20mAの順方向電流で駆動したところ、ピーク発光波長が約470nmの青色に発光し、基板10の裏面を均一に面発光させることができた。このときの発光出力は個々の発光ダイオード間でばらつきが小さく、約6mWでほぼ一定であった。また、順方向動作電圧も約3.0Vでほぼ一定であった。一方、Inを含むn型半導体層12を設けない場合には、発光出力は3mW〜6mWの間でばらつき、動作電圧も3.0Vから3.3Vの間でばらついた。

[0060] 以上説明したように、本発明の第1の実施形態に係る発光素子は、Inを含むn型半導体層12が基板10と発光層14との間に設けられている。このため、基板10の上に形成された半導体層に基板10を研磨する際に生じたダメージ及び基板表面におけるオフ角のばらつきに由来して不規則な歪みが生じたり、異常成長が生じたりすることを抑えることができる。その結果、基板10の上に形成された複数の発光素子の特性のばらつきを抑えることができる。また、複数の基板10の上にそれぞれ形成された発光素子の特性をそろえることも可能となる。

[0061] なお、基板10の表面は、反応性イオンエッチング法によりエッチングされていてもよい。エッチングされた基板は、研磨のみの基板と比べてダメージが少なくなる。

[0062] 例えば、基板10の表面を平坦且つ鏡面に研磨したした後、GaN基板10を反応性イオンエッチング装置内にセットし、プロセスガスとして塩素ガスを10mL/min(1013hPa、0°C)の流量で流し、高周波パワーを100W、基板温度を50°Cとして、GaN基板10の表面を約100nmの厚さだけエッチングした。エッチングした基板10の上にn型コンタクト層11、Inを含むn型半導体層12、n型クラッド層13、発光層14及びp型

半導体層15を順次積層した後、フォトルミネッセンス強度のウェハー一面内分布を測定したところ、直径50mmの基板内におけるフォトルミネッセンス強度の標準偏差は3.0%であった。

[0063] 研磨後にエッチングをした基板を用いた場合の方が、研磨のみの基板を用いた場合よりもフォトルミネッセンス強度のばらつきが小さくなった。これは、エッチングにより基板表面のダメージを少なくすることができるためである。

[0064] さらに、このようにして形成した半導体層積層体に電極を形成した後、実装を行い、発光出力及び動作電圧を測定した。20mAの順方向電流で駆動した場合、ピーク発光波長が約470nmの青色に発光し、均一に面発光させることができた。このときの発光出力は個々の発光ダイオード間でばらつきが小さく、約6mWでほぼ一定であった。また、順方向動作電圧も約3.0Vでほぼ一定であった。

[0065] (第1の実施形態の第1変形例)

以下に、本発明の第1の実施形態の第1変形例に係る発光素子について図面を参照して説明する。図4は本変形例に係る発光素子の断面構成を示している。図4において図1と同一の構成要素には同一の符号を附すことにより説明を省略する。

[0066] 図4に示すように本変形例の発光素子は、n型コンタクト層21と基板10との間に、n型コンタクト層21よりもキャリア濃度が低いn型スペーサ層31を備えている。n型スペーサ層31は、n型コンタクト層21と同様に一般式が $\text{In}_e\text{Al}_f\text{Ga}_{1-e-f}\text{N}$ ($0 \leq e < 1$, $0 \leq f < 1$, $e + f < 1$) で表される化合物を用いることができる。

[0067] このように、キャリア濃度が低いn型スペーサ層31とキャリア濃度が高いn型コンタクト層21とが積層された構造とすることにより、n側電極17と接するn型コンタクト層21の厚さを薄くして、キャリア濃度を高めることが可能となる。n型コンタクト層21の上面における結晶性を向上させるために、n型コンタクト層21はある程度の厚さが必要となる。しかし、キャリア濃度が高いn型コンタクト層21の厚さを厚くした場合には、クラックが入りやすくなる。

[0068] しかし、本変形例においては、キャリア濃度が低くクラックが入りにくいn型スペーサ層31が、n型コンタクト層21と基板10との間に設けられてるため、n型コンタクト層21の厚さを薄くしても、n型コンタクト層21の上面における結晶性を向上させることがで

きる。また発光層14と基板10との間に間隔を設けることができ、発光層が基板10表面の不純物により汚染されることを防止できる。

[0069] この場合において、n型スペーサ層31のキャリア濃度は、 $1 \times 10^{17} \text{cm}^{-3}$ 以上且つ $2 \times 10^{18} \text{cm}^{-3}$ 未満とすることが好ましい。n型スペーサ層31のキャリア濃度が $1 \times 10^{17} \text{cm}^{-3}$ よりも低くなると、n型スペーサ層31の直列抵抗が大きくなって素子の動作電圧が高くなり、キャリア濃度が $2 \times 10^{18} \text{cm}^{-3}$ 以上になると、クラックが発生しやすくなるためである。

[0070] n型コンタクト層21のキャリア濃度は、 $2 \times 10^{18} \text{cm}^{-3}$ 以上且つ $1 \times 10^{19} \text{cm}^{-3}$ 未満とすることが好ましい。n型コンタクト層21のキャリア濃度が $2 \times 10^{18} \text{cm}^{-3}$ よりも低くなると、n側電極17との間の接触抵抗を十分に低減することが困難になり、 $1 \times 10^{19} \text{cm}^{-3}$ 以上になると、この層の結晶性が悪くなり、n型コンタクト層21の上に成長させる発光層14等の結晶性が悪くなり発光出力が低下する。

[0071] また、n型コンタクト層21はn型スペーサ層31よりも薄くし、100nm以上500nm以下とすることが好ましい。n型コンタクト層21の厚さが100nmよりも薄くなると、n型コンタクト層21の表面を露出させるエッチングを制御することが困難になる。また、n型コンタクト層21の厚さが500nmよりも厚くなると、n型コンタクト層21の結晶性が悪くなり、n型コンタクト層21の上に成長させる発光層14等の結晶性が悪くなって発光出力が低下する。

[0072] n型スペーサ層31の厚さは、 $1 \mu\text{m}$ 以上且つ $5 \mu\text{m}$ 以下とすることが好ましい。n型スペーサ層31の厚さが $1 \mu\text{m}$ よりも薄くなると、素子の直列抵抗が大きくなって動作電圧が高くなる傾向があり、 $5 \mu\text{m}$ よりも厚くなると、クラックが発生しやすくなるためである。

[0073] (第1の実施形態の第2変形例)

以下に、本発明の第1の実施形態の第2変形例に係る発光素子について図面を参照して説明する。図5は本変形例に係る発光素子の断面構成を示している。図5において図1と同一の構成要素には同一の符号を附すことにより説明を省略する。

[0074] 図5に示すように本変形例の発光素子は、Inを含むn型半導体層12がn型コンタクト層21とn型スペーサ層31との間に設けられている。このようにInを含むn型半導体

層12の上側にn型コンタクト層21を設けた場合においても、基板10のダメージをInを含むn型半導体層12により緩和することが可能である。

[0075] n型スペーサ層31とn型コンタクト層21と間にInを含むn型半導体層12を設けない場合には、n型コンタクト層21の上面における結晶性を確保するために、n型スペーサ層31とn型コンタクト層21との合計の厚さを $2\mu\text{m}$ 以上にする必要がある。しかし、本変形例のようにInを含むn型半導体層12をn型スペーサ層31とn型コンタクト層21との間に設けることにより、n型スペーサ層31とn型コンタクト層21との合計の厚さを $2\mu\text{m}$ 以下とした場合にも、n型コンタクト層21の上面における結晶性を確保することが可能となる。但し、合計の厚さが薄くなりすぎると、n型コンタクト層21の上に形成するn型クラッド層13及び発光層14の結晶性が悪くなるため、合計の厚さは $1\mu\text{m}$ 以上とすることが好ましい。このように、n型スペーサ層31及びn型コンタクト層21の厚さを薄くすることにより、形成が容易になると共に、形成時間を短縮することができる。

[0076] また、n型スペーサ層31及びn型コンタクト層21の厚さの比率には特に制限はないが、n型コンタクト層21をn型スペーサ層31よりも厚くした方が製造が容易となる。

[0077] なお、n型コンタクト層21の厚さを十分に厚くした場合には、n型スペーサ層31を設けず、基板10の上に直接Inを含むn型半導体層12を設けてもよい。

[0078] (第2の実施形態)

本発明の第2の実施形態に係るIII-V族窒化物系化合物半導体からなる発光素子及びその製造方法について図面を参照して説明する。図6は本発明の第2の実施形態に係る発光素子の断面構成を示している。なお、図6において図5と同一の構成要素には同一の符号を附すことにより説明を省略する。

[0079] 図6に示すように本実施形態の発光素子においては、発光層14をInGa_Nからなる量子井戸層14aとGa_Nからなる障壁層14bとが交互に積層された量子井戸構造としている。なお、量子井戸層14aはInGa_Nに代えてGa_N等でもよく、障壁層14bは、井戸層14aと比べてバンドギャップが大きい半導体層を用いればよく、Ga_Nに代えてAlGa_N、InGa_N、InAlGa_N等を用いてもよい。このような構成により370nm〜660nm程度の広い範囲にわたって発光素子を実現することが可能となる。

[0080] このように発光層14が量子井戸構造を有している場合にも、Inを含むn型半導体

層12を設けることにより、基板10の表面におけるダメージの影響を低減して、半導体基板10の上に形成された発光素子の特性のばらつきを小さくすることができる。

[0081] 図7(a)及び(b)はそれぞれ、Inを含むn型半導体層12を設けた場合における発光素子の発光出力の分布及びInを含むn型半導体層12を設けなかった場合における発光素子の発光出力の分布を示している。なお、測定に用いた発光素子の量子井戸層14aの厚さは、1.5nmである。

[0082] なお、測定には、直径が50mmの基板10から一辺が320 μ mの方形に切り出された約19000個のチップを用いた。透明な粘着フィルムの上に載せたチップを自動プローブ検査装置のXYステージに載置し、各チップのp側電極16とn側電極17とにプローブ針を順次押し当てて、電極間に20mAの電流を0.01秒間通電することにより、各チップの発光出力を順次測定した。発光出力は、粘着フィルムの下側に配置した受光素子によって受光した光の強度に定数を掛けることにより積分球による光出力の値に換算した。また、基板10の周縁から1mmの領域に存在する約2000個の発光素子については、測定対象から除外した。

[0083] 図7(a)に示すようにInを含むn型半導体層12を設けた場合には、発光素子の発光出力の平均値が7.3mWで標準偏差が0.4mWとなり、ほとんどばらつきがなかった。一方、図7(b)に示すようにInを含むn型半導体層12を設けなかった場合には、発光素子の発光出力は平均値が5.8mWで標準偏差が1.2mWとなり、Inを含むn型半導体層12を設けた場合よりも発光出力が低下し且つばらつきが大きくなった。このことから、Inを含むn型半導体層12を設けることにより発光出力のばらつきを小さくできることが明らかである。

[0084] 発光層を量子井戸構造とする場合には、量子井戸層14aの厚さを、1nm以上とすることが好ましい。量子井戸層14aの厚さが1nm以下の場合には、発光出力が大きく低下するからである。

[0085] 図8は、発光素子の量子井戸層14aの厚さと発光素子の発光出力の関係を示している。図8に示すように量子井戸層14aの厚さを1.0nm以下とすると、発光出力は急激に減少している。これは、量子井戸層14aの厚さが薄くなったことにより、キャリアのオーバーフローが生じやすくなるためであると考えられる。

- [0086] また、量子井戸層14aの厚さは2.5nm以下とすることが好ましい。量子井戸層14aの厚さが厚くなると、基板表面のオフ角のばらつきにより、発光素子の特性にばらつきが生じるためである。
- [0087] 図9は、基板10における発光素子の形成位置と動作電圧との相関を、量子井戸層14aの厚さ毎に示している。なお、図9において縦軸は発光素子の動作電圧を示し、横軸は発光素子の形成位置を基板10の中心からの距離で示している。
- [0088] 量子井戸層14aの厚さが2.5nm以下の場合には、基板10のどの位置に形成した発光素子についても発光素子の動作電圧が低く、動作電圧のばらつきは認められない。しかし、量子井戸層14aの厚さが2.7nm以上の場合には、基板の中心部に形成された発光素子ほど動作電圧が高くなっている。
- [0089] これは、InGaNからなる量子井戸層14aの電気抵抗率が、基板10の表面のオフ角及び量子井戸層14aの厚さに依存するためであると考えられる。InGaNからなる量子井戸層14aは、GaNからなるクラッド層と比べて低温で且つ水素を含まない雰囲気下において成長させる。このため、成長させた表面においてマイグレーションが比較的生じにくい。従って、結晶面のオフ角が0に近い基板10の中央部付近においては、表面にステップが少なくなり、3次元的な島状成長を引き起こしやすくなる。量子井戸層14aの厚さが厚い場合には、この傾向が特に顕著になると考えられる。
- [0090] 一方、オフ角が比較的大きい基板の周縁部においては、表面のステップ密度が高くなるため、2次元的なステップフロー成長となりやすい。このため、量子井戸層14aの厚さが厚い場合にはオフ角が小さな基板10の中央部付近において量子井戸層14aの電気抵抗率が高くなり、オフ角が比較的大きな基板10の周縁部においては量子井戸層14aの電気抵抗率が低くなると考えられる。
- [0091] 図10(a)及び(b)はそれぞれ、量子井戸層14aの厚さを1.5nmとした発光素子に電圧を印加した場合の動作電圧の分布及び量子井戸層14aの厚さを3.0nmとした発光素子に電圧を印加した場合の動作電圧の分布を示している。なお、自動検査プローブを用いて、直径が50mmの基板10から一辺が320 μ mの方形に切り出された約19000個のチップについて測定した。また、基板10の周縁から1mmの領域に存在する約2000個の発光素子については、測定対象から除外した。

[0092] 図10(a)に示すように、量子井戸層14aの厚さを1.5nmとした場合には、発光素子の動作電圧の平均値が3.05Vで標準偏差が0.01Vとなり極めて狭い範囲に分布している。一方、図10(b)に示すように量子井戸層14aの厚さを3.0nmとした場合には、動作電圧の平均値が3.18Vで標準偏差が0.12Vとなり、量子井戸層14aの厚さが1.5nmの場合と比べて動作電圧が上昇し、ばらつきが大きくなっている。

[0093] 以上説明したように、本発明の第2の実施形態に係る発光素子は、Inを含むn型半導体層12が基板10と発光層14との間に設けられているため、基板10を研磨する際に生じたダメージ及びオフ角のばらつきの影響により、基板10の上に形成された半導体層に不規則な歪みが生じ、発光素子の特性がばらつくことを抑制することができる。また、量子井戸層14aの厚さを薄くしているため、基板10の表面におけるオフ角のばらつきにより、発光素子の発光出力及び動作電圧等の特性がばらつくことを確実に抑制できる。このため、1枚の基板に形成された複数の発光素子の特性をそろえることが可能となる。また、複数の基板のそれぞれに形成された各発光素子の特性をそろえることも可能となる。

[0094] 以下に、第2の実施形態に係る発光素子の製造方法について説明する。

[0095] まず、ハライド気相成長法によりサファイア基板の表面にGaNの単結晶膜を約370 μm の厚さに成長させた後、サファイア基板の裏面から波長355nmのイットリウムアルミニウムガーネット(YAG)レーザ光を照射することによりサファイア基板から単結晶膜を剥離する。

[0096] 次に、GaNの単結晶膜を剥離した側の面を下にして保持用の円盤に貼り付け、研磨装置を用いてダイヤモンドの微粒子を含む砥粒により表面を平坦且つ鏡面に研磨する。この後、GaN単結晶膜を円盤から剥がして有機溶剤及び酸溶液により洗浄する。このようにしてGaN単結晶膜からなる厚さが約350 μm で、直径が約50mmのGaNからなる基板10を得る。

[0097] 次に、基板10を反応管内の基板ホルダーに載置した後、基板10の温度を1060℃に10分間保ち、水素ガス、窒素ガス及びアンモニアを流しながら基板10を加熱することにより、基板10の表面に付着している有機物等の汚れや水分を取り除くと共に、基板10の表面の結晶性を向上させる。

- [0098] 次に、主キャリアガスとして窒素ガス及び水素ガスを流しながら、アンモニア、トリメチルガリウム(TMG)及びモノシランを供給することにより、SiをドーブしたGaNからなる厚さが400nmのn型スペーサ層31を成長させる。
- [0099] n型スペーサ層31を成長させた後、基板10の温度を750℃まで降下させ、この温度を維持した状態において、主キャリアガスとして窒素ガスを流しながら、アンモニア、TMG、トリメチルインジウム(TMI)、トリメチルアルミニウム(TMA)及びモノシランを供給することにより、Siをドーブした厚さが50nmのInAlGaNからなるInを含むn型半導体層12を成長させる。
- [0100] 次に、基板10の温度を1060℃に加熱し、主キャリアガスとして窒素ガス及び水素ガスを流しながら、アンモニア、TMG及びモノシランを供給することにより、SiをドーブしたGaNからなる厚さが600nmのn型コンタクト層21を成長させる。
- [0101] n型コンタクト層21を成長させた後、基板10の温度を1060℃に保った状態で、主キャリアガスとして窒素及び水素ガスを流し、アンモニア、TMG及びTMAを供給することにより、厚さが20nmのアンドープのAlGaNからなるn型クラッド層13を成長させる。
- [0102] n型クラッド層13を成長させた後、基板10の温度を700℃にまで降下させ、主キャリアガスとして窒素を流しながら、アンモニア、TMG及びTMIを供給して、厚さが1.5nmのアンドープのInGaNからなる量子井戸構造の量子井戸層14aを成長させる。量子井戸層14aを成長させた後、TMIの供給を止め、アンモニア及びTMGを供給することによりアンドープのGaNからなる厚さが10nmの障壁層14bを形成する。同様の手順を回繰り返すことにより4周期の量子井戸層14a及び3周期の障壁層14bからなる発光層14を形成する。
- [0103] 発光層14を成長させた後、主キャリアガスとして窒素を流しながら、アンモニア、TMG及びTMAを供給すると同時に、基板10の温度を1000℃に向けて昇温する。基板10の温度が1000℃に達した後、主キャリアガスとして窒素ガス及び水素ガスを流しながら、アンモニア、TMG、TMA及びビスシクロペンタジエニルマグネシウム(Cp_2Mg)を供給してMgがドーブされた厚さが200nmのAlGaNからなるp型半導体層15を成長させる。

- [0104] p型半導体層15を成長させた後、TMG、TMA及び Cp_2Mg の供給を止め、窒素ガス及びアンモニアを流しながら、基板10の温度を室温程度にまで冷却させて、表面にIII-V族窒化物系化合物半導体からなる積層膜が形成された基板10を反応管から取り出す。
- [0105] このようにして形成したIII-V族窒化物系化合物半導体からなる積層膜の上にCVD法により SiO_2 膜を堆積させた後、フォトリソグラフィと反応性イオンエッチングによりp型半導体層15の表面を一部露出した SiO_2 からなるマスクを形成する。
- [0106] 次に、反応性イオンエッチング法により、p型半導体層15、発光層14、n型クラッド層13の一部を除去することにより、n型コンタクト層21の表面を露出させる。
- [0107] 次に、エッチング用の SiO_2 マスクをウェットエッチングにより除去した後、フォトリソグラフィと蒸着法により、p型半導体層15の表面上のほぼ全面に、Pt、Rh、Ti及びAuが順次積層された厚さが約 $1\ \mu\text{m}$ のp側電極16を蒸着形成する。さらに、フォトリソグラフィと蒸着法により、露出させたn型コンタクト層11の上面の一部に、TiとAuとを順次積層して、厚さが約 600nm のn側電極17を蒸着形成する。
- [0108] 次に、基板10を裏面を外側に向けてセラミックスからなる円盤に貼り付けたのち、基板10を研削及び研磨することにより厚さを $100\ \mu\text{m}$ に調整した。
- [0109] 基板10を円盤から剥離した後、基板10の表面側から波長 355nm のYAGレーザーの第3高調波を照射することにより、幅 $10\ \mu\text{m}$ 、深さ $40\ \mu\text{m}$ のV溝を基板10に形成した。次に、基板10を透明な粘着フィルムの上に載せ、基板10の裏面側からV溝の位置に合わせてカッターを押し当てて、それぞれが1辺が $320\ \mu\text{m}$ の方形で、厚さが $100\ \mu\text{m}$ となるように、チップを分離した。
- [0110] なお、本実施形態においては、第1の実施形態の第2変形例と同様に、n型コンタクト層を緩衝用半導体層の上に形成したが、第1の実施形態及び第1の実施形態の第1変形例に示したように、緩衝用半導体層の下側に設けてもよい。
- [0111] (第2の実施形態の一変形例)
- 以下に、本発明の第2の実施形態の一変形例に係る発光素子について図面を参照して説明する。図11は本変形例に係る発光素子の断面構成を示している。図11において図6と同一の構成要素には同一の符号を附すことにより説明を省略する。

- [0112] 図11に示すように本変形例の発光素子は、n側電極17が基板10の裏面に設けられている。これにより、Inを含むn型半導体層12とn型クラッド層13との間にはn型コンタクト層21に代えてn型の間層41が設けられている。
- [0113] また、p型半導体層15の上面に、透光性電極18が設けられており、半導体層形成面から発光光を取り出す。透光性電極18を設けることにより、p側電極16の面積を小さくすることができるので、p側電極16における光の吸収を防ぐことができる。また、透光性電極18の面積を広くすることができるため、発光層14に均一に電流を流すことができるので、発光出力を向上させ、動作電圧を低下させることができる。透光性電極18は、既知のインジウムチタンオキサイド(ITO)膜等を用いて形成すればよい。
- [0114] さらに、n側電極17を基板10の裏面に設けることにより、n型コンタクト層の表面を露出させるエッチングを行う必要がなく、製造工程を簡略化することができる。なお、n型中間層41には第2の実施形態におけるn型コンタクト層21と同一の組成の半導体層を用いることができる。
- [0115] また、基板10の裏面から発光光を取り出す場合には、n側電極17を基板10の裏面ではなく、n型スペーサ層31、Inを含むn型半導体層12、n型中間層41、n型クラッド層13、発光層14及びp型半導体層15の一部を除去することにより露出させた基板10の表面に設けてもよい。この場合には、基板10の電子濃度をn型スペーサ層31の電子濃度以上とする。電子濃度が高い基板10の表面にn側電極17を設けることにより、n側電極17のオーミック接触抵抗を小さくできるので、動作電圧を低くできる。
- [0116] また、n側電極17は、n型中間層41、n型クラッド層13、発光層14及びp型半導体層15の一部を除去することにより露出したInを含むn型半導体層12の表面に形成してもよい。バンドギャップが小さいInを含むn型半導体層12の表面にn側電極17を形成することにより、n側電極17のオーミック接触抵抗を小さくすることができる。
- [0117] 本変形例においては、第2の実施形態において示した発光素子のn型電極を基板の裏面に設ける例を示したが、同様にして第1の実施形態又はその各変形例において示した発光素子のn型電極を基板の裏面に設けてもよい。
- [0118] (第3の実施形態)
- 以下に、本発明の第3の実施形態に係る発光素子について図面を参照して説明す

る。図12は第3の実施形態に係る発光素子の断面構成を示している。図12において図6と同一の構成要素には同一の符号を附すことにより説明を省略する。

[0119] 図12に示すように本実施形態の発光素子は、第2の実施形態の発光素子がサブ基板51の上に素子形成面を下にしてフリップチップ実装されている。サブ基板51の上面にはp側基板電極52及びn側基板電極53が設けられている。p側基板電極52と発光素子のp側電極16とは、バンプ54を介在させて電氣的に接続されており、n側基板電極53とn側電極17とは、バンプ55を介在させて電氣的に接続されている。

[0120] サブ基板51を、ツェナーダイオードにより構成すれば静電耐圧を向上させることができる。ツェナーダイオードに代えて発光ダイオード、Siダイオード又はセラミックス等を用いることもできる。

[0121] p側基板電極52及びn側基板電極53は、Au、Ni、Pt、Pd若しくはMg等の単体金属膜又はこれらの合金膜若しくは積層膜で構成されている。特に、発光波長に対する反射率が高いAg、Pt、Mg、Al、Zn、Rh、Ru又はPd等の金属を用いることにより、上方向へ効率よく光を取り出すことができる。

[0122] 以下に、第3の実施形態の発光素子の製造方法について説明する。まず、サブ基板51の表面に設けられたp側基板電極52とn側基板電極53とにAuからなるバンプ54及びバンプ55をそれぞれ接着する。バンプの接着には既知の超音波接合法等を用いればよい。

[0123] 次に、第1の実施形態と同様の方法により形成された発光素子を組成形成面を下向きにして、バンプ54及びバンプ55が接着されたサブ基板51と接着する。この際に、バンプ54とp側電極16とが電氣的に接続され、バンプ55とn側電極17とが電氣的に接続されるようにする。バンプ54とp側電極16及びバンプ55とn側電極17との接着は、既知の超音波接合法等を用いて行えばよい。

[0124] (第4の実施形態)

以下に、本発明の第4の実施形態に係る照明装置について図面を参照して説明する。図13は第4の実施形態に係る照明装置に用いる発光ユニット60の断面構成を示している。図13に示すように、発光素子が接着されたサブ基板51がリードフレーム62のカップ内にAgペースト等により電氣的に接続された状態で接着されている。サブ

基板50のn側基板電極は、ワイヤ63を介在させてリードフレーム64と電氣的に接続されている。リードフレーム62のカップは、樹脂65によりモールドされている。

[0125] 図14は発光ユニット60を複数用いたカード型の照明装置70の構成を示している。照明装置70の表面には、配線パターンと電氣的に接続され、発光ユニット60に電力を供給する給電端子71が設けられている。

[0126] 図15はカード型の照明装置70を用いた丸管蛍光灯と置き換え可能な照明装置の構成の一例を示している。図15に示すようにカード型の照明装置70は、本体部80に設けられたスロット81にセットされ、点灯可能な状態となる。本体部80は、商用電源が接続されており、点灯回路も内蔵されている。

[0127] 本発明の照明装置は、本発明の発光素子を用いた発光ユニットを備えているため、個々の発光ユニットの発光出力が均一であり、色むらの発生を抑えることができる。また、各発光ユニットの動作電圧も均一であるため、駆動回路が安定し、信頼性も向上する。

産業上の利用可能性

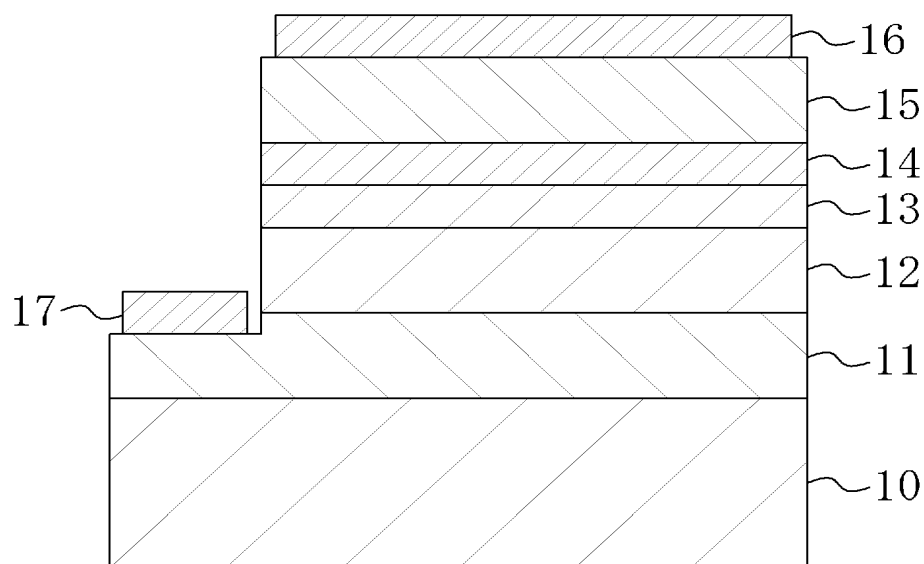
[0128] 本発明の半導体発光素子及び照明装置は、基板が受けたダメージ及び基板表面における傾斜角のばらつきの影響を緩和し、半導体基板の上に形成され且つ特性がそろったIII-V族窒化物系化合物半導体からなる発光素子を実現できるという効果を有し、半導体発光素子及び照明装置等に有用である。

請求の範囲

- [1] III-V族窒化物半導体からなる基板と、
前記基板の主面の上に形成されたインジウムを含む第1のn型半導体層と、
前記第1のn型半導体層と前記基板との間に形成された発光層とを備えている半導体発光素子。
- [2] 前記基板は、窒化ガリウムからなる請求項1に記載の半導体発光素子。
- [3] 前記基板は、前記主面が研磨された基板である請求項1に記載の半導体発光素子。
- [4] 前記基板は、前記主面がエッチングされた基板である請求項3に記載の半導体発光素子。
- [5] 前記基板は、前記主面が平坦化された基板である請求項3に記載の半導体発光素子。
- [6] 前記発光層は、量子井戸層と障壁層とを交互に積層してなる多重量子井戸構造を有し、
前記量子井戸層の厚さは、1nm以上且つ2.5nm以下である請求項1に記載の半導体発光素子。
- [7] 前記第1のn型半導体層は、一般式が $\text{In}_a\text{Al}_b\text{Ga}_{1-a-b}\text{N}$ ($0 < a < 1$, $0 \leq b < 1$, $a + b \leq 1$) で表される化合物からなる請求項1に記載の半導体発光素子。
- [8] 前記第1のn型半導体層におけるアルミニウムの組成比は、3%以下である請求項7に記載の半導体発光素子。
- [9] 前記第1のn型半導体層は、厚さが10nm以上且つ1 μm 以下である請求項1に記載の半導体発光素子。
- [10] 前記基板と前記第1のn型半導体層との間に形成された第2のn型半導体層をさらに備えている請求項1に記載の半導体発光素子。
- [11] 前記第2のn型半導体層は、一般式が $\text{In}_c\text{Al}_d\text{Ga}_{1-c-d}\text{N}$ ($0 \leq c < 1$, $0 \leq d < 1$, $c + d < 1$) で表される化合物からなる請求項10に記載の半導体発光素子。
- [12] 前記第2のn型半導体層はn型コンタクト層である請求項11に記載の半導体発光素子。

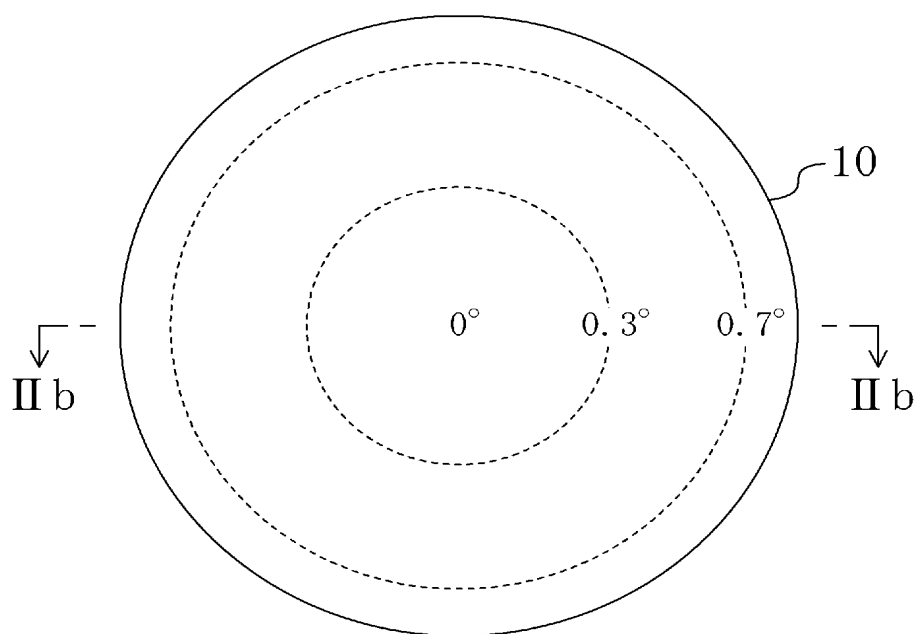
- [13] 前記第1のn型半導体層と前記発光層との間に形成された第3のn型半導体層をさらに備えている請求項8に記載の半導体発光素子。
- [14] 前記第3のn型半導体層はn型コンタクト層である請求項13に記載の半導体発光素子。
- [15] 前記第1のn型半導体層と前記発光層との間に形成された第4のn型半導体層をさらに備えている請求項1に記載の半導体発光素子。
- [16] 前記第4のn型半導体層は、一般式が $\text{AlGa}_{1-e}\text{N}$ ($0 \leq e < 1$) で表される化合物からなる請求項15に記載の半導体発光素子。
- [17] 前記第4のn型半導体層はクラッド層である請求項16に記載の半導体発光素子。
- [18] 前記クラッド層は、厚さが5nm以上且つ200nm以下である請求項17に記載の半導体発光素子。
- [19] 前記基板と前記発光層との間に形成され、一部が露出したn型コンタクト層と、
前記n型コンタクト層の露出した部分に形成されたn側電極と、
前記第1のn型半導体層と前記発光層との間に形成されたn型クラッド層と、
前記発光層の上に形成されたp型半導体層と、
前記p型半導体層の上に形成されたp側電極とをさらに備え、
前記素子形成面を実装用のサブ基板と対向させて実装されている請求項1に記載の半導体発光素子。
- [20] 請求項1から19に記載の半導体発光素子を複数備えた照明装置。

[図1]



[図2]

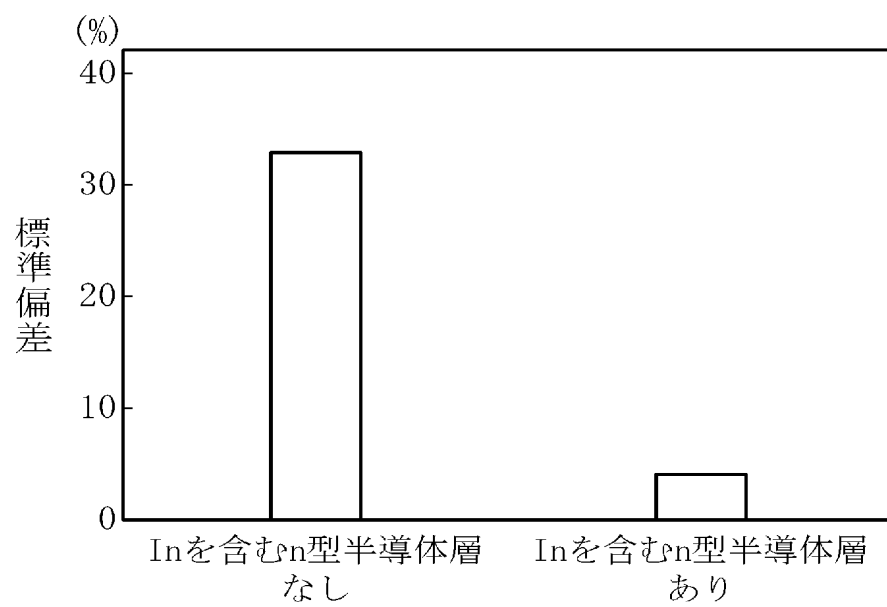
(a)



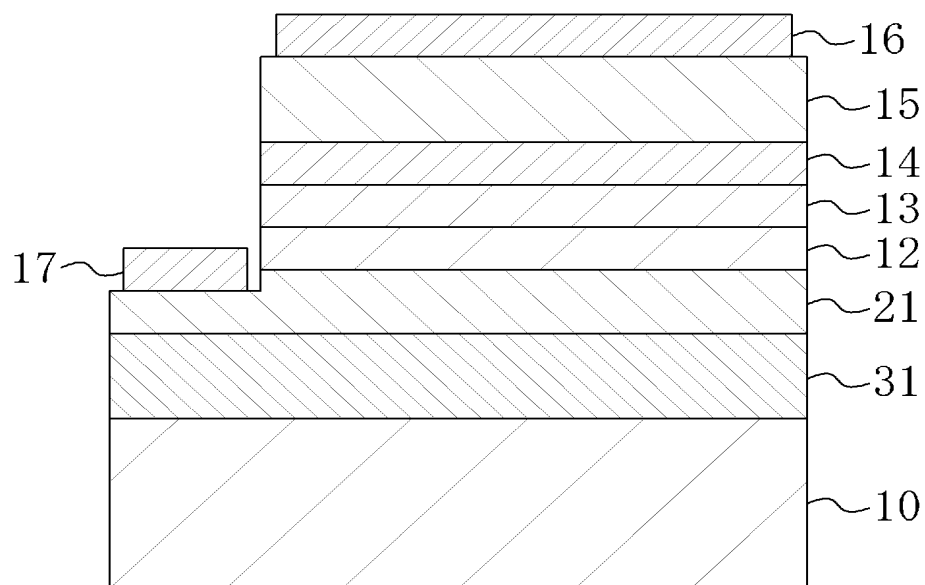
(b)



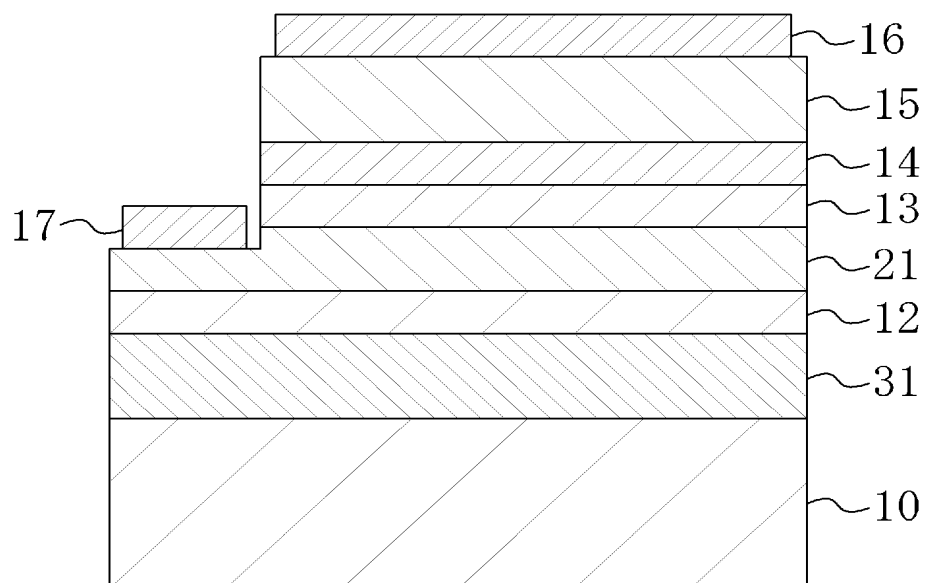
[図3]



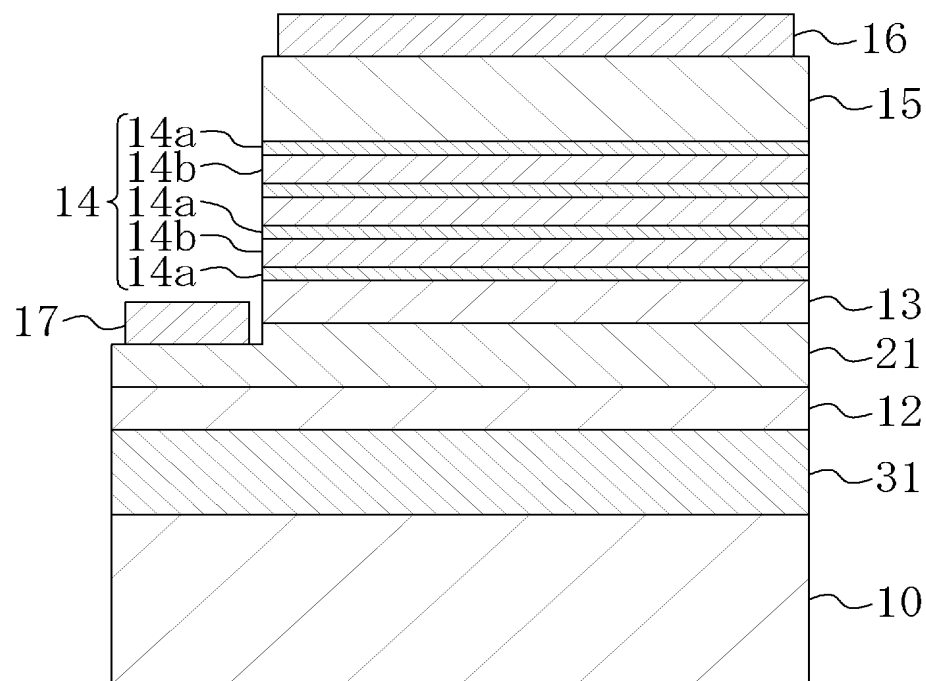
[図4]



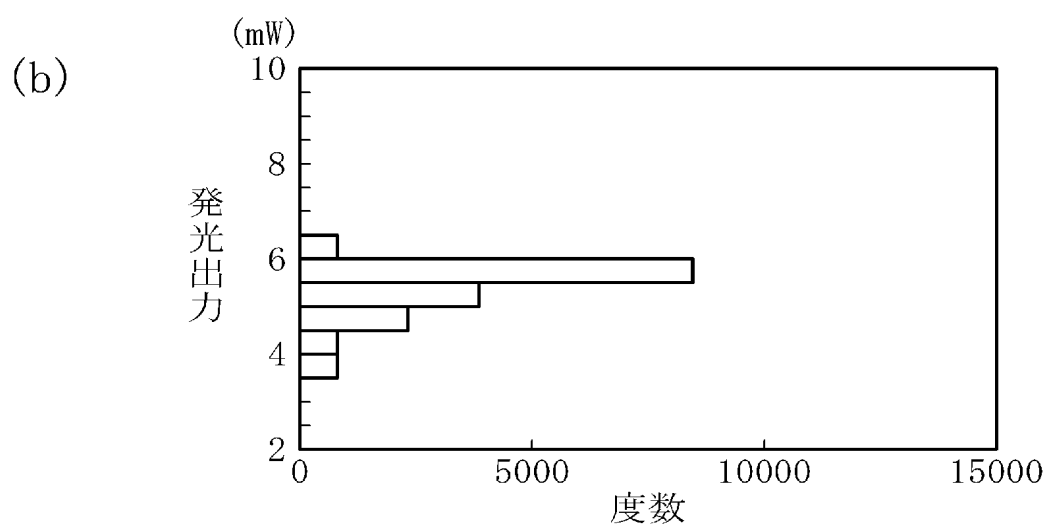
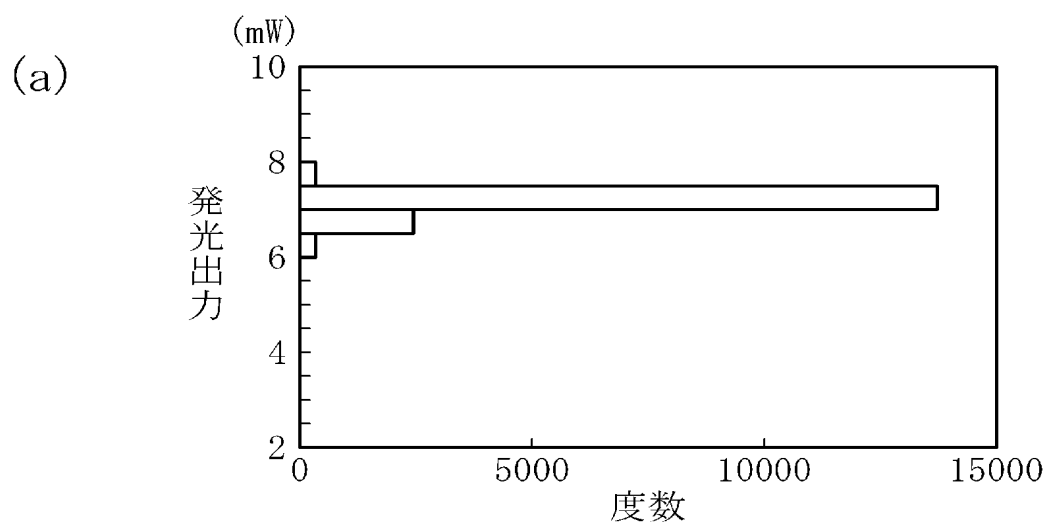
[図5]



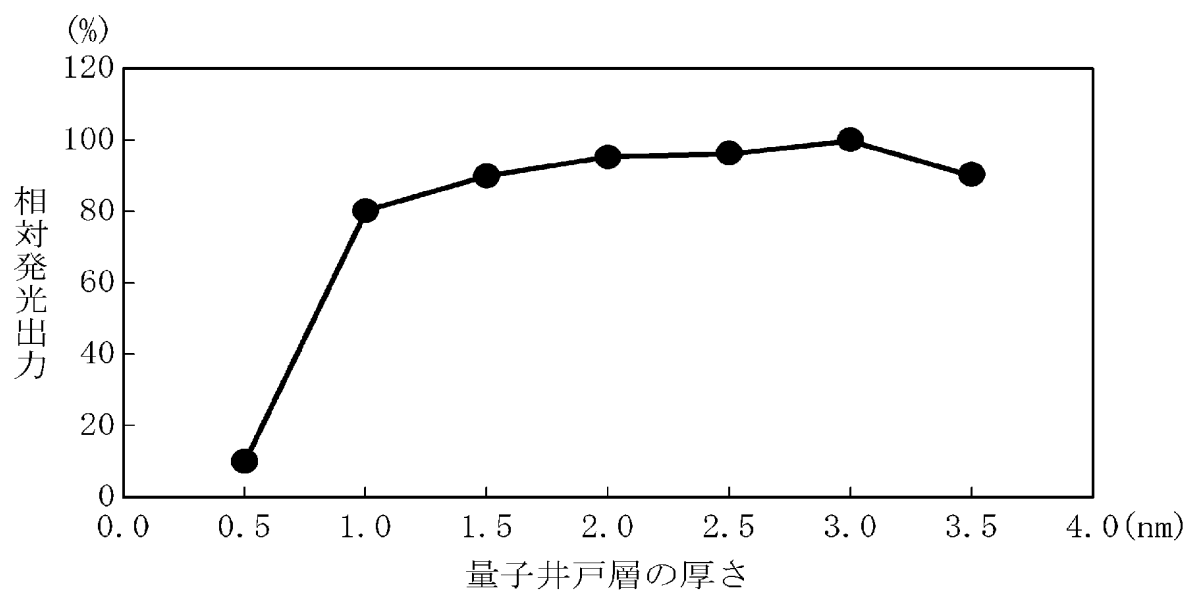
[図6]



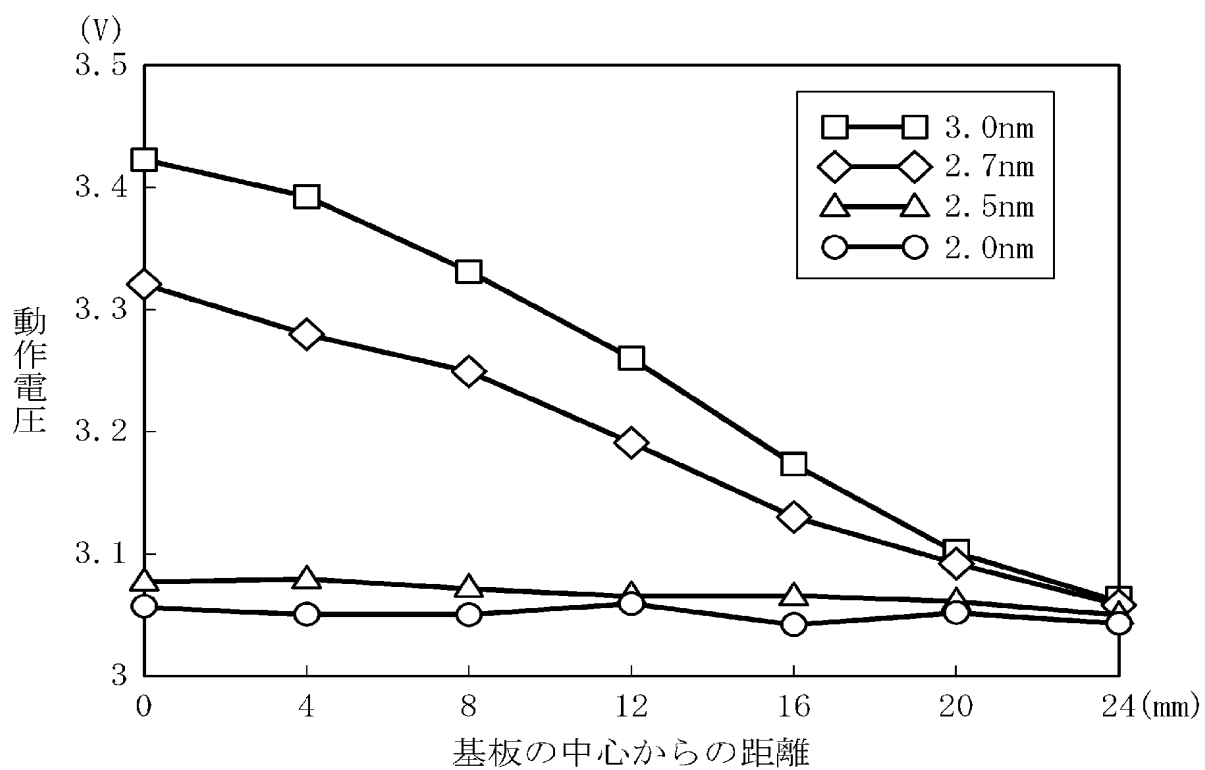
[図7]



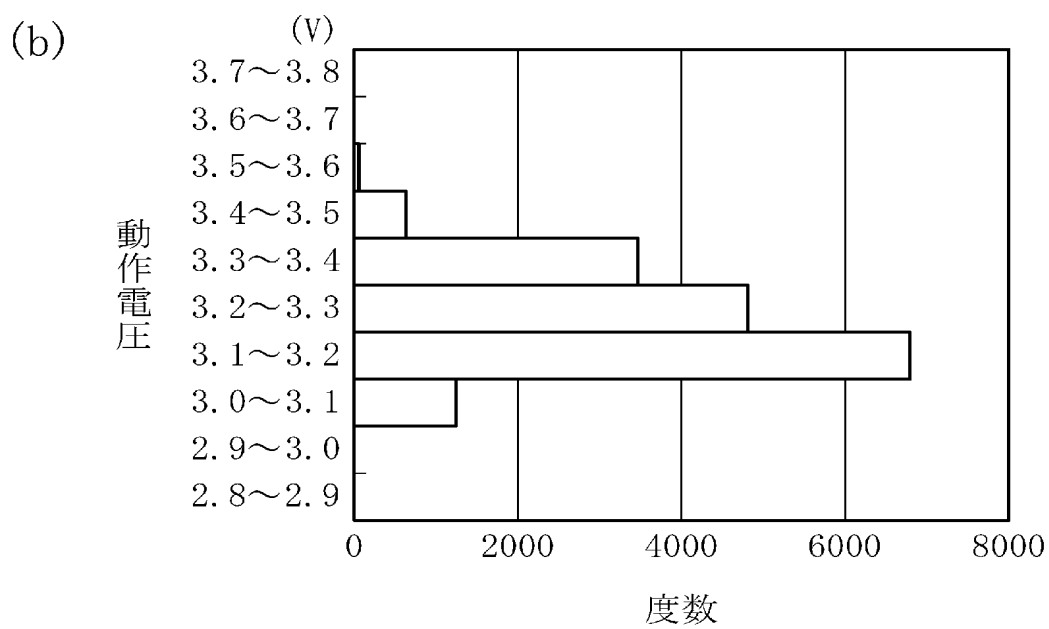
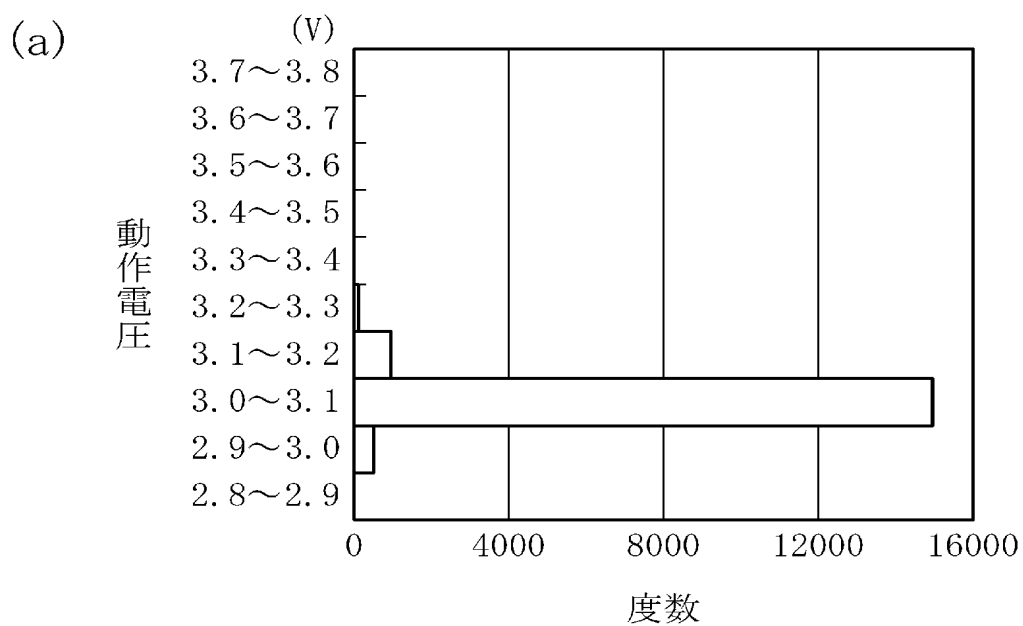
[図8]



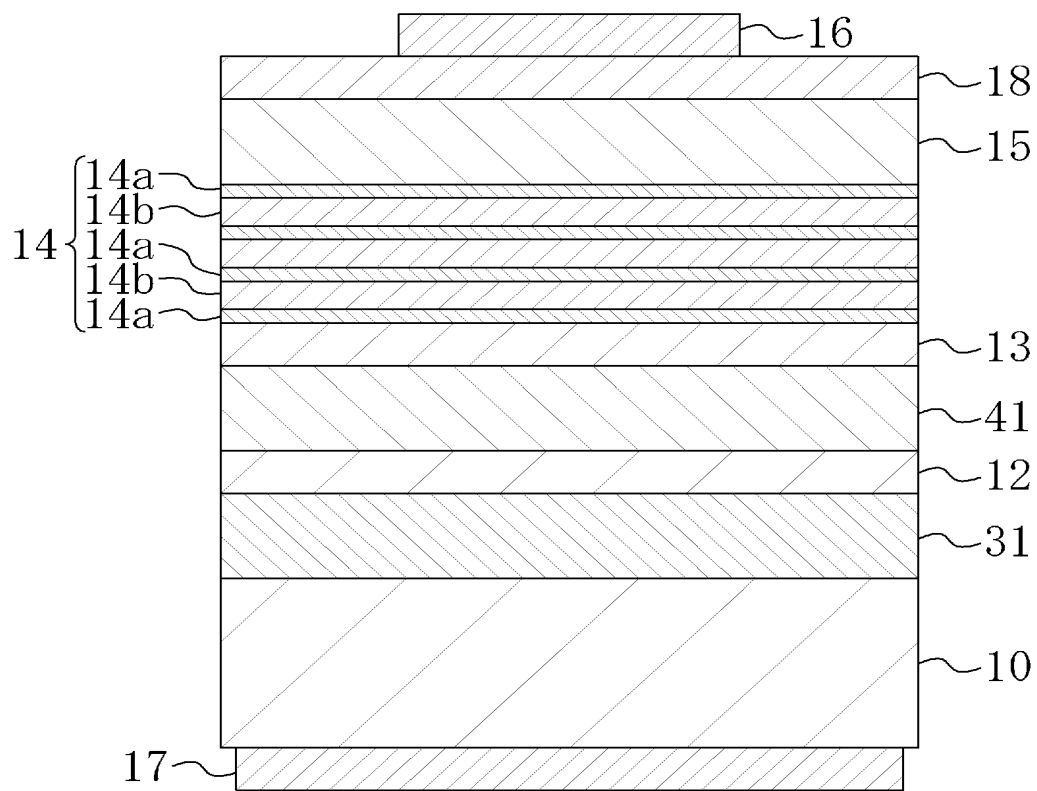
[図9]



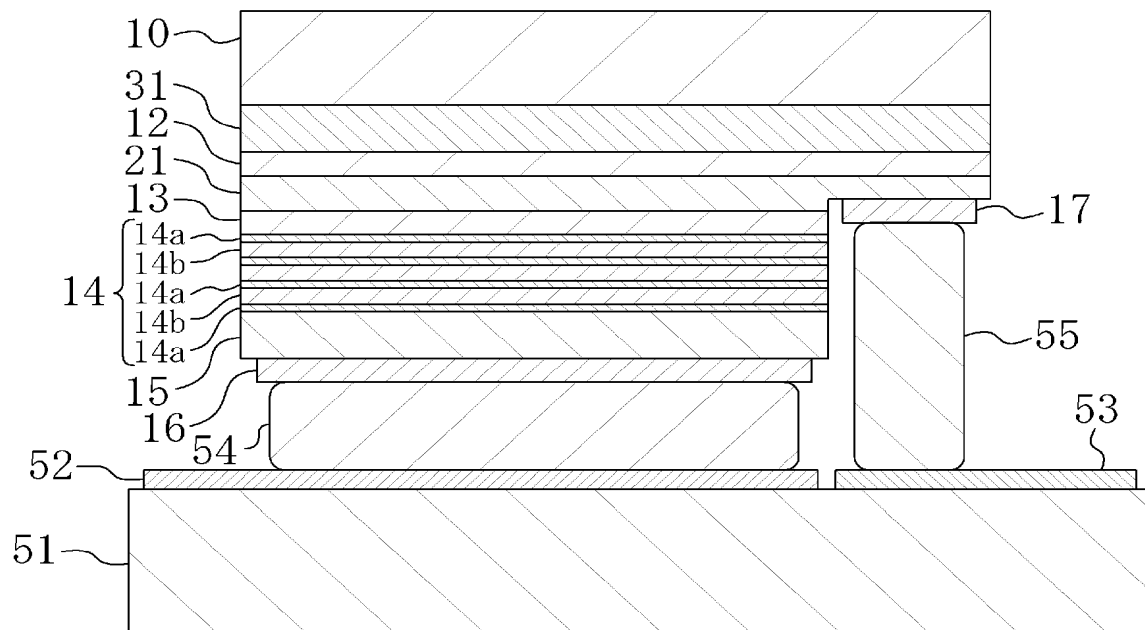
[図10]



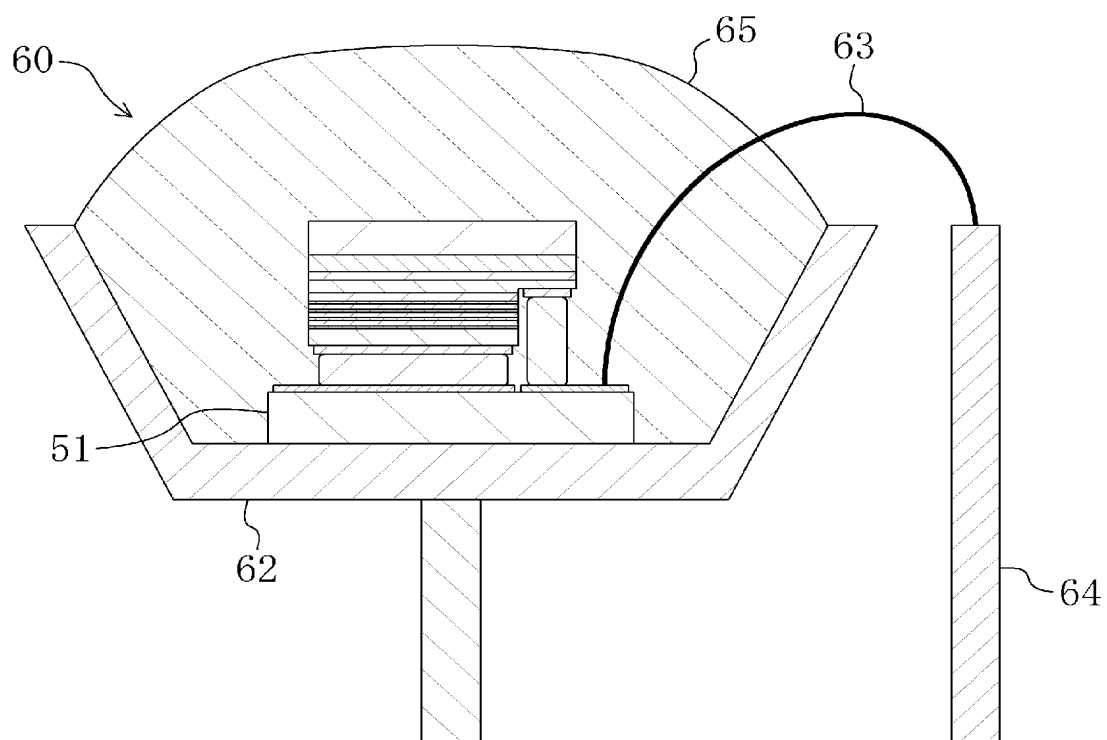
[図11]



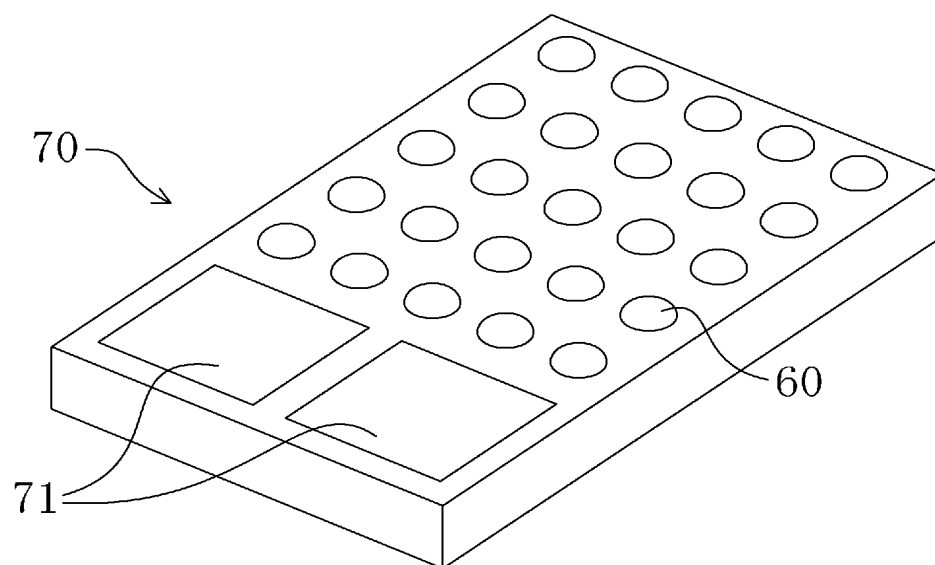
[図12]



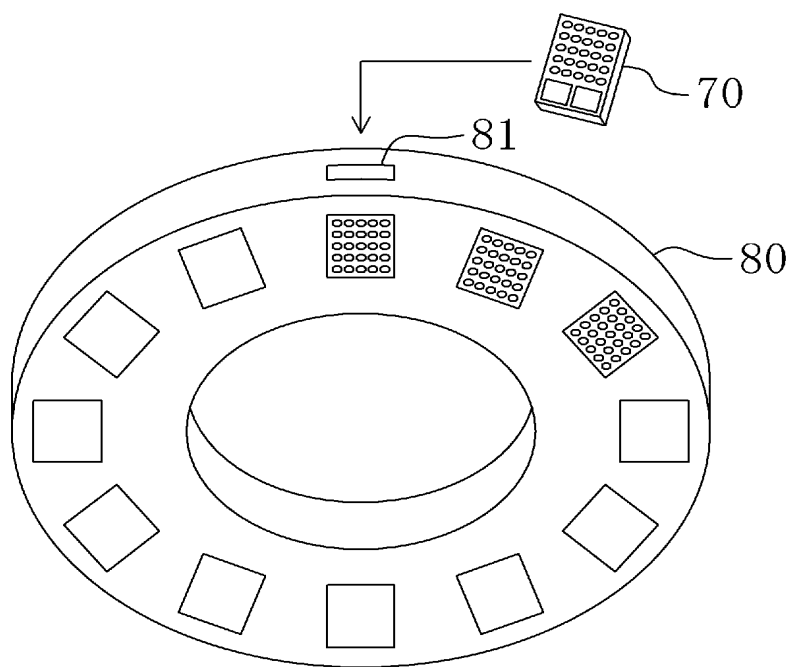
[図13]



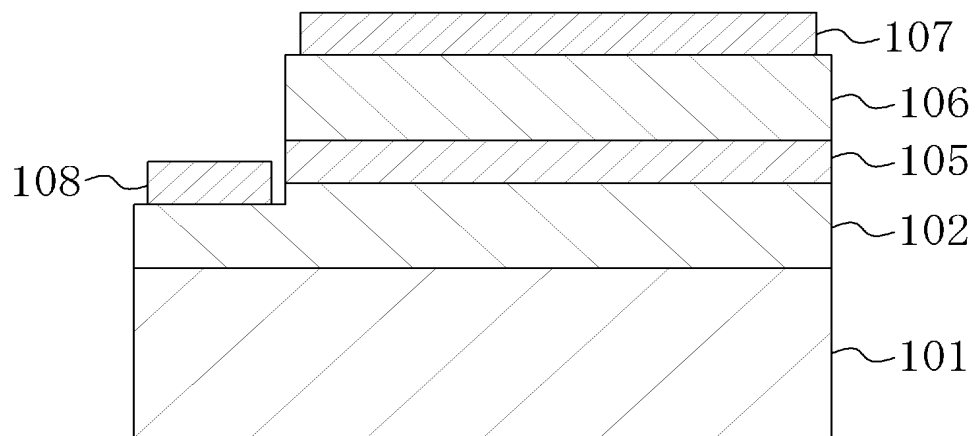
[図14]



[図15]



[図16]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/005003

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl.⁷ H01L33/00

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl.⁷ H01L33/00, H01S5/00-5/50

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2005
Kokai Jitsuyo Shinan Koho	1971-2005	Toroku Jitsuyo Shinan Koho	1994-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2003-031552 A (Sharp Corp.), 31 January, 2003 (31.01.03), Par. Nos. [0018] to [0021], [0037] to [0041]; Fig. 2 (Family: none)	1-5, 7-8, 15-18 9, 13-14, 19-20
X Y	JP 11-214798 A (Nichia Chemical Industries, Ltd.), 06 August, 1999 (06.08.99), Par. Nos. [0056], [0059], [0075] to [0078]; Figs. 1 to 4 (Family: none)	1-12, 15-18 13-14, 19-20
X Y	US 2004/0041156 A1 (TSUDA et al.), 04 March, 2004 (04.03.04), Par. Nos. [0163] to [0178]; Fig. 1 & WO 2002/065556 A1 & JP 2002-246698 A	1-2, 7-9, 15-18 13-14, 19-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T"

later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X"

document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y"

document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&"

document member of the same patent family

Date of the actual completion of the international search

08 June, 2005 (08.06.05)

Date of mailing of the international search report

28 June, 2005 (28.06.05)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/005003

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 005656832 A (OHBA et al.), 12 August, 1997 (12.08.97), Column 7, line 48 to column 12, line 67 & US 005929466 A & US 005909040 A & JP 07-249795 A	13-14
Y	JP 2000-174341 A (Matsushita Electric Industrial Co., Ltd.), 23 June, 2000 (23.06.00), Par. Nos. [0040] to [0052]; Fig. 1 (Family: none)	19
Y	US 006340824 B1 (KOMOTO et al.), 22 January, 2002 (22.01.02), Column 13, line 63 to column 16, line 10; column 18, line 62 to column 19, line 27; column 19, line 64 to column 20, line 54; Figs. 9, 12 to 13 & US 2002/0088985 A1 & US 2002/0079506 A1 & JP 11-087778 A	20
Y	JP 2002-329896 A (Kansai TLO Kabushiki Kaisha), 15 November, 2002 (15.11.02), Par. Nos. [0002] to [0003], [0020] to [0031]; Figs. 3 to 5 (Family: none)	20

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl.⁷ H01L33/00

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl.⁷ H01L33/00, H01S5/00-5/50

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2005年
日本国実用新案登録公報	1996-2005年
日本国登録実用新案公報	1994-2005年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X Y	JP 2003-031552 A (シャープ株式会社) 2003.01.31, [0018] - [0021], [0037] - [0041], 図 2 (ファミリーなし)	1-5, 7-8, 15-18 9, 13-14, 19-20
X Y	JP 11-214798 A (日亜化学工業株式会社) 1999.08.06, [0056], [0059], [0075] - [0078], 図 1-4 (ファミリーなし)	1-12, 15-18 13-14, 19-20

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

08.06.2005

国際調査報告の発送日

28.6.2005

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

笹野 秀生

電話番号 03-3581-1101 内線 3255

2K

9519

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	US 2004/0041156 A1 (TSUDA et al) 2004.03.04, [0163] - [0178], Fig.1	1-2, 7-9, 15-18
Y	& WO 2002/065556 A1 & JP 2002-246698 A	13-14, 19-20
Y	US 005656832 A (OHBA et al) 1997.08.12, Column7Line48 - Column12Line67 & US 005929466 A & US 005909040 A & JP 07-249795 A	13-14
Y	JP 2000-174341 A (松下電器産業株式会社) 2000.06.23, [0040] - [0052], 図 1 (ファミリーなし)	19
Y	US 006340824 B1 (KOMOTO et al) 2002.01.22, Column13Line63 - Column16Line10, Column18Line62 - Column19Line27, Column19Line64 - Column20Line54, Fig. 9, 12-13 & US 2002/0088985 A1 & US 2002/0079506 A1 & JP 11-087778 A	20
Y	JP 2002-329896 A (関西ティー・エル・オー株式会社) 2002.11.15, [0002] - [0003] , [0020] - [0031], 図 3-5 (ファミリーなし)	20